**CNN I/O端口 说明**

**V1.0 2023/09/27**

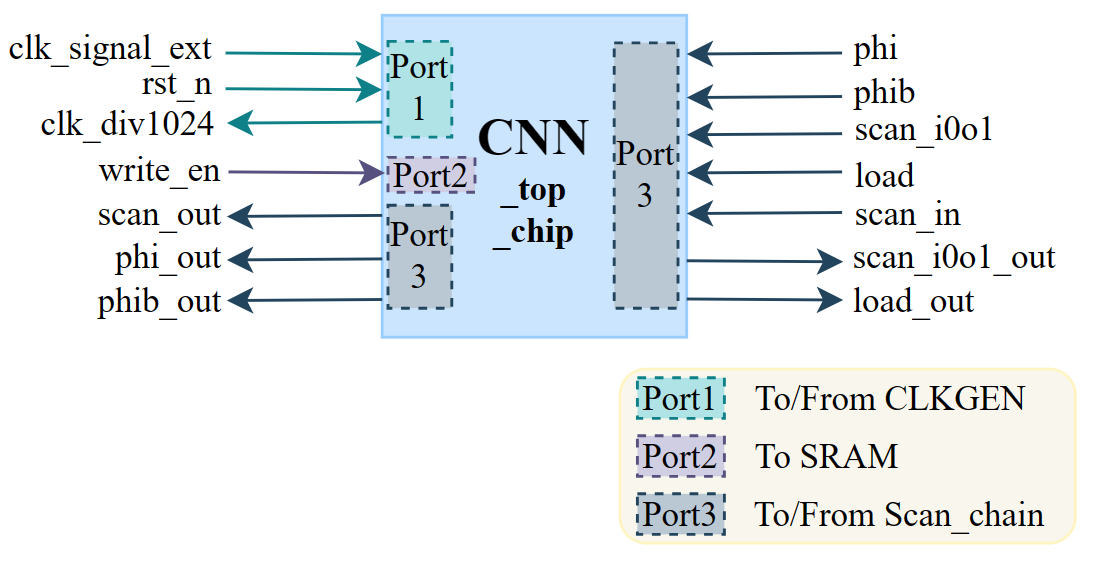


图1 CNN\_top\_chip I/O端口示意图

表1 CNN\_top\_chip I/O端口描述

| **Name** | **I/O** | **Port [1]** | **Description** |
| --- | --- | --- | --- |
| clk\_signal\_ext | I | 1 | 从片外来的低速时钟信号，送给时钟生成模块选择 |
| rst\_n | I | 1 | 全局复位信号，低电平有效 |
| clk\_div1024 | O | 1 | 时钟生成模块送给片外的千分频信号。用以送给示波器，以确定当前片内的时钟周期 |
| write\_en | I | 2 | SRAM读写控制信号，低电平为读，高电平为写 |
| phi | I | 3 | 扫描链慢速时钟信号 |
| phib | I | 3 | 扫描链慢速时钟信号，与phi信号周期相同、相位不同 |
| scan\_i0o1 | I | 3 | 扫描链模式切换信号，低电平为SCAN\_IN，高电平为 SCAN\_OUT |
| load | I | 3 | 扫描链载入信号 |
| scan\_in | I | 3 | 扫描链SCAN\_IN输入数据 |
| scan\_out | O | 3 | 扫描链SCAN\_OUT输出数据 |
| phi\_out | O | 3 | 扫描链慢速时钟phi输出，验证信号 |
| phib\_out | O | 3 | 扫描链慢速时钟phib输出，验证信号 |
| scan\_i0o1\_out | O | 3 | 扫描链模式切换scan\_i0o1输出，验证信号 |
| load\_out | O | 3 | 扫描链载入load输出，验证信号 |

注：[1] Port共有3个，其中Port 1为To/From时钟生成模块的端口信号，Port 2为To SRAM 模块的端口信号，而Port 3为To/From扫描链模块的端口信号。